

Moore’s Law

قانون مور



- قانون مور 1965
- غوردون مور (Gordon Moore) أحد مؤسسي شركة أنتل Intel
- زيادة الكثافة في مكونات chip.
- عدد الترانزستورات على شريحة المعالج يتضاعف كل عام.
- منذ عام 1970 التطوير تباطأ قليلا.
- عدد الترانزستورات يتضاعف كل 18 شهرا.









Moore’s Law



قانون مور

ترتب على قانون مور النتائج التالية :

- ظلت تكلفة شريحة (Chip) دون تغيير تقريبا.
- صار الحاسب أصغر حجم يعطي مزيدا من المرونة.
- الدوائر المنطقية ودوائر الذاكرة توضع أقرب لبعض على رقائق معبأة بكثافة أكثر.
- كثافة أعلى ، المسار الكهربائي تم تقصير طوله ،إعطاء أداء عالي.
- انخفاض في الطاقة ومتطلبات التبريد.
- الترابط أقل ، زيادة الموثوقية.

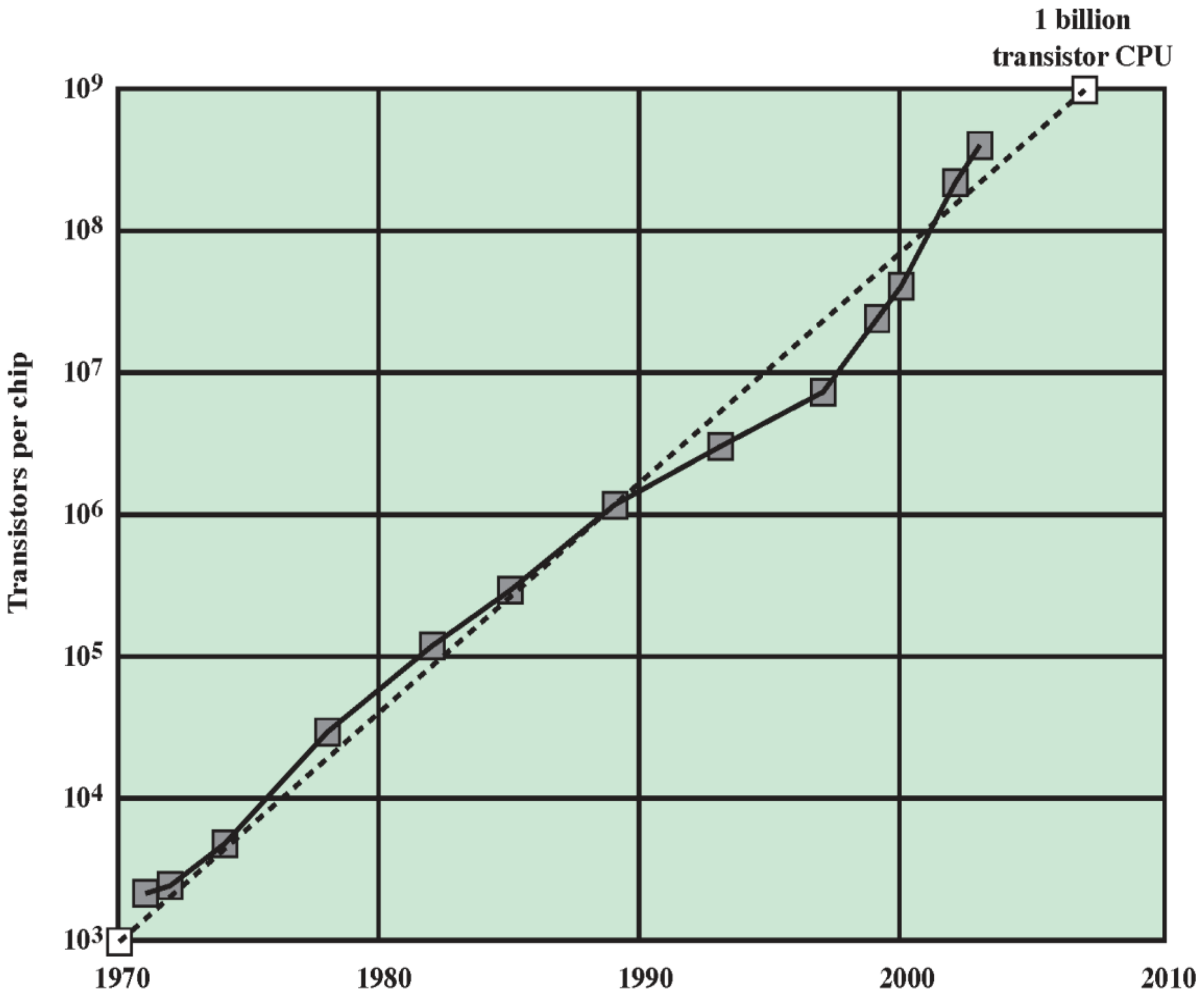






Growth in CPU Transistor Count

نمو عدد الترنزستورات في المعالج



IBM 360 series
سلسلة نظام IBM 360

- بحلول 1964 احكمت IBM قبضتها على سوق الحاسبات مع عائلة 7000.
- أول مفهوم للعائلة المكون من حاسبات متوافقة.
- طقم تعليمات (instruction sets) متشابه أو متطابق.
- نظام التشغيل متشابه أو متطابق.
- زيادة السرعة.
- زيادة عدد منافذ الإدخال / الإخراج.
- زيادة حجم الذاكرة.
- زيادة في التكاليف.



Semiconductor Memory
الذاكرة الالكترونية (أشباه الموصلات)

- 1970.
- أنتجت فيرتشايلد (Fairchild).
- أول ذاكرة شبه موصلة واسعة نسبيا.
- تخزن 256 خانة من الذاكرة.
- الذاكرة غير متلفة.
- أسرع بكثير من المغناطيسية النواة
- القدرة تتضاعف تقريبا كل عام.
- انخفاض في التكلفة.
- انخفاض في زمن الوصول.



Processors (Intel) (1)
معالجات (Intel) (1)

- 1971 – 4004

- المعالجات الدقيقة الاولي (microprocessor).

- اول شريحة تحتوي على كافة مكونات وحدة المعالجة المركزية على رقاقة واحدة.

- 4 bit.

- له القدرة على جمع رقمين من 4 خانات ويمكن لها أن تجرى عملية ضرب عن طريق الجمع المتكرر فقط.

- تلاه في عام **1972** المعالج **8008**.

- 8bit.

- مصممة للتطبيقات محدودة.

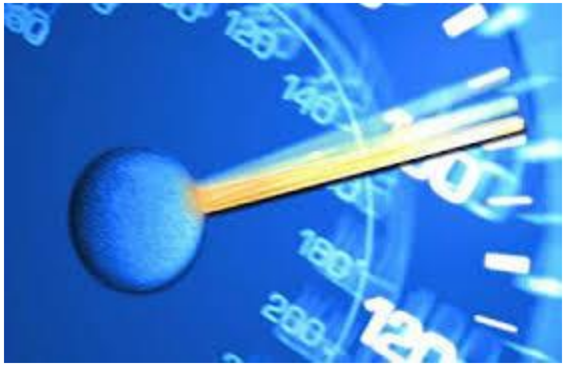
- 1974 - 8080

أول معالج دقيق للأغراض العامة.

Processors (Intel) (2)
معالجات (Intel) (2)

- 1982 - 80286
  - .16bit -
- 1985 - 80386
  - .32bit -
- ثم تبعه مؤخرا المعالجات
  - .64bit -

التصميم من أجل الاداء
Design for Performance



- سرعة المعالج.
- توازن الاداء.
- تحسينات في تنظيم وعمارة الشريحة.

Processor Speed

سرعة المعالج





- تنبؤ بالتفرع.
- تحليل تدفق البيانات.
- التنفيذ المتضارب.



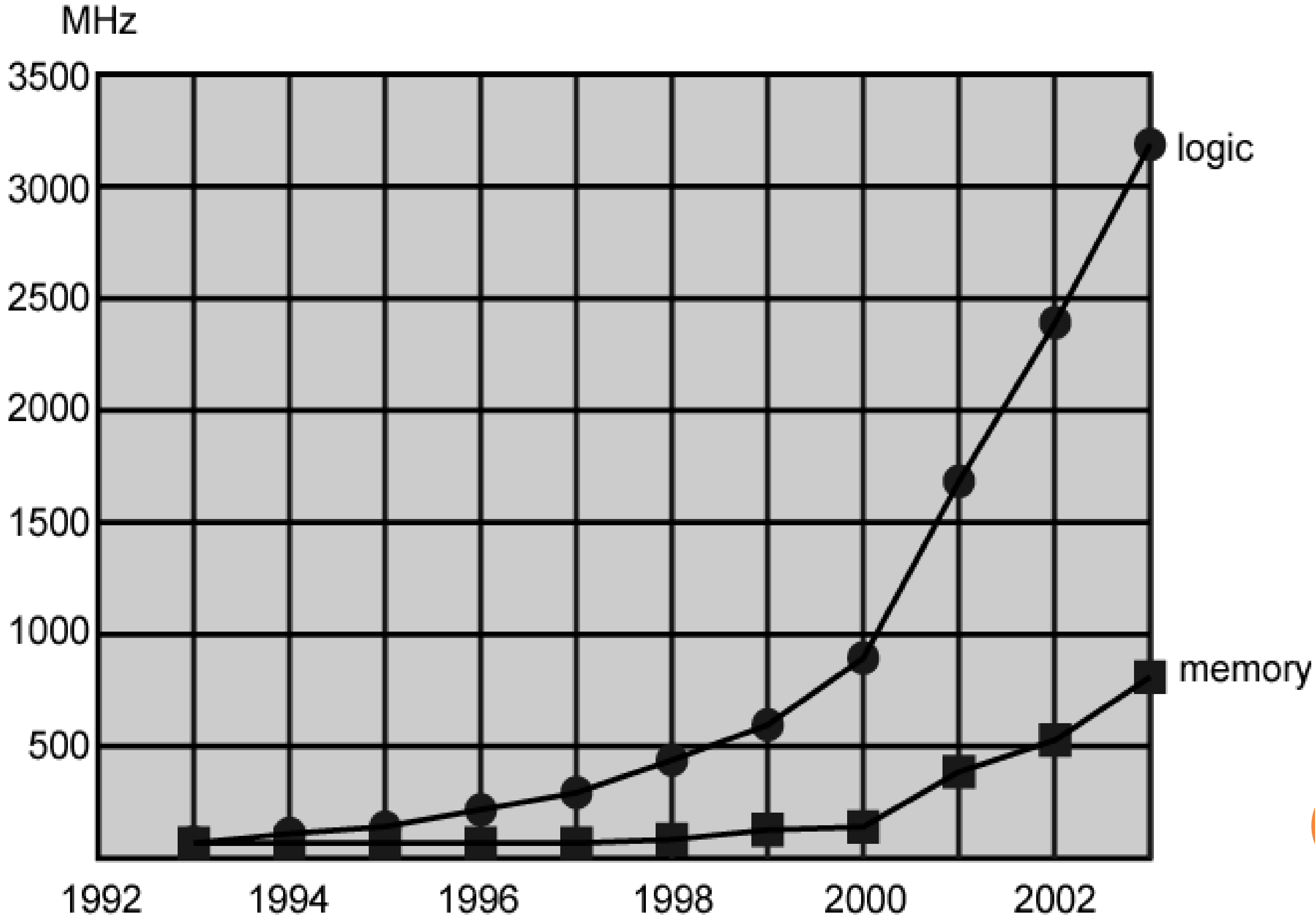
Performance Balance

توزان الاداء

- زيادة سرعة المعالج.
- زيادة سعة الذاكرة.
- سرعة الذاكرة تختلف عن سرعة معالج.

Logic and Memory Performance Gap

الفجوة ما بين سرعة الذاكرة والمعالج



Solutions (1)
الحلول (1)

- زيادة عدد الخانات التي يتم جلبها في وقت واحد.

  - جعل الذاكرة "اوسع" بدلا من "أعمق".

  - باستخدام ناقل بيانات واسع المسارات.

- تغيير ربط الذاكرة (DRAM) بجعله أكثر كفاءة من قبل.

  - Cache

- الحد من وتيرة الوصول إلى الذاكرة.

  - إدراج وحدة أو أكثر من Cache على رقاقة المعالج وكذلك خارج الرقاقة على مقربة من رقاقة المعالج.

- زيادة عرض نطاق التواصل بين المعالجات والذاكرة.

  - ناقلات عالية السرعة.

  - التسلسل الهرمي للناقلات.

Solutions (2)
الحلول (2)

- أجهزة الادخال / الاخراج

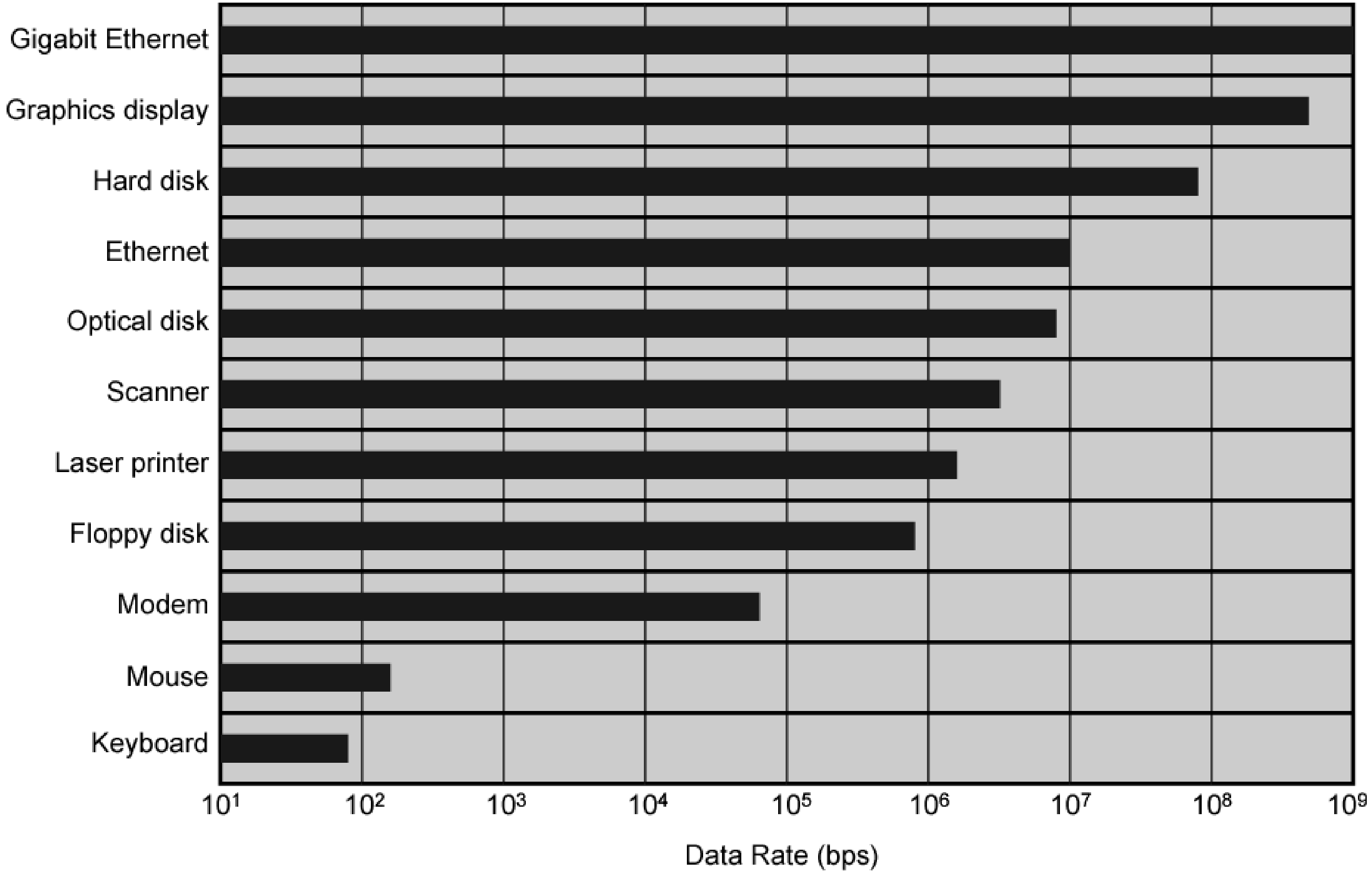
- كلما أصبحت أجهزة الحاسب أسرع وأكثر قدرة تم تقديم تطبيقات أكثر تطورا.

- سرعة في نقل البيانات.

- الأجهزة الطرفية ، تدعم لطالبات ادخال/اخراج كثيفة.

Typical I/O Device Data Rates

معدل نقل البيانات في أجهزة الادخال / الاخراج النموذجية



Key is Balance

مفاتيح التوزان

- مكونات المعالج (**Processor components**)
- الذاكرة الرئيسية (**Main memory**)
- أجهزة الادخال / الاخراج (**I/O devices**)
- هياكل الرابط البيني (**Interconnection structures**)

Improvements in Chip Organization and Architecture

تحسينات في تنظيم وعمارة الشريحة

- زيادة سرعة الكيان المادي للمعالج.

- تتم هذه الزيادة أساسا بتقليص حجم البوابات المنطقية على رقاقة المعالج بحيث يمكن أن تكون بكثافة أكثر وكذلك بزيادة معدل النبضة.

- زيادة حجم وسرعة التخزين المؤقت/السريع (Cache)

- تخصيص جزء من رقاقة المعالج نفسه إلى ذاكرة التخزين المؤقت/السريع.

- إجراء تغييرات على تنظيم المعالج ومعماريته.

- بحيث تزيد من سرعة التنفيذ الفعال للتعليمة ، وعادة ينطوي هذا على استخدام تقنية التنفيذ المتوازي بشكل أو بآخر.

Problems with Clock Speed and Logic Density

مشاكل الزيادة في السرعة وكثافة المنطق (عدد الدوائر المنطقية على الشريحة)

- **الطاقة (Power)**

زيادة في استهلاك الطاقة يصحبه صعوبة في تبديد الحرارة المتولدة.

- **التأخير(delay)**

التأخير نتيجة الظاهرة الكهرومغناطيسية بين المكثف و المقاومة و الناتجة من زيادة مقاومة و سعة الاسلاك.

- **تأخر الذاكرة (Memory latency)**

سرعة الذاكرة تتخلف عن سرعة معالج.

الحل:

المزيد من التركيز على نهج التنظيم والمعمارية.

Increased Cache Capacity
زيادة في قدرة التخزين المؤقت/السريع

- عادة اثنين أو ثلاثة مستويات من وحدات التخزين المؤقت/السريع (Cache) بين المعالج والذاكرة الرئيسية.
- زيادة كثافة الرقاقة.

- المزيد من ذاكرة التخزين المؤقت على رقاقة.

- الوصول إلى **Cache** أسرع.

- Pentium chip خصصت حوالي **10%** من مساحة رقاقة لـ **Cache**.
- Pentium 4 يخصص نحو **50%**.
- أصبح منطق تنفيذ التعليمات داخل المعالج معقداً بشكل متزيد حيث يتم تنفيذ التعليمات بشكل متوازي داخل المعالج.

Performance Assessment
تقييم الاداء

- **المعايير الاساسية**

- الاداء ، التكلفة ، الحجم ، الامن ، الموثوقية ، استهلاك الطاقة.

- **سرعة المعالج**

- تقاس بدورة في الثانية ، أو هرتز (Hz) أو مضاعفاتها.
- معدل الساعة (Clock rate) ، دورة الساعة (clock cycle) ، زمن الدورة (cycle time) ، إشارة الساعة (clock tick).

- **الاشارات في وحدة المعالجة المركزية (CPU) تأخذ وقت لتستقر إلى 1 أو0.**
- **قد تتغير الإشارات بسرعات مختلفة.**
- **تحتاج العمليات لتكون متزامنة.**
- **تنفيذ التعليمة ينطوي على عدد من الخطوات المنفصلة.**

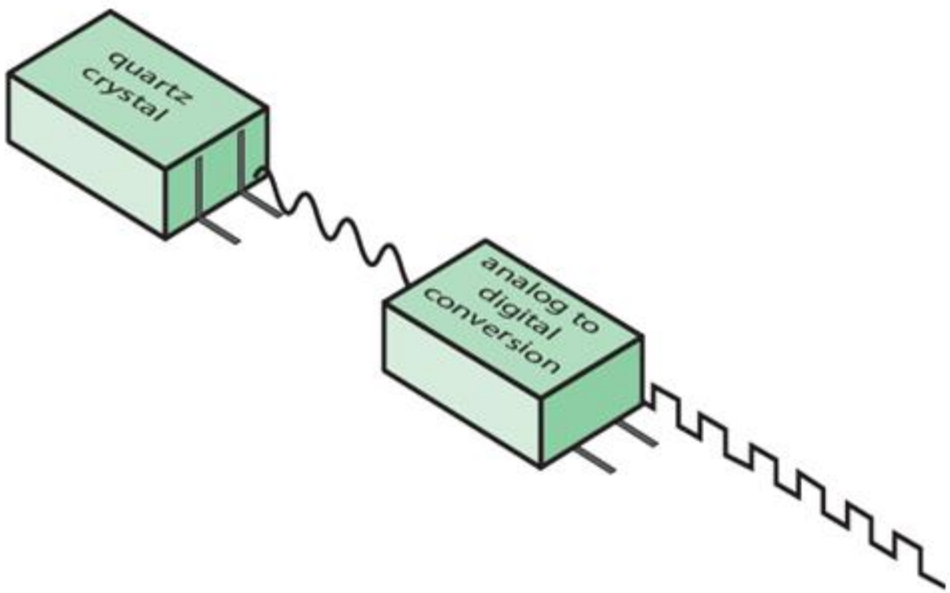
- إحضار، فك شفرة، تحميل وتخزين البيانات ، وإجراء العمليات الحسابية والمنطقية.
- تتطلب عادة دورات ساعة متعددة في التعليمة.

- **خط التدفق يعطي التنفيذ المتزامن للتعليمات.**
- **لذلك، سرعة الساعة ليست القصة كلها.**

System Clock

ساعة النظام

إشارات الساعة تنتج من كريستال الكوارتز والتي تولد إشارة موجه ثابتة عند تغذيتها بالطاقة. هذه الاشارة يتم تحويلها إلي نبضة جهد رقمي بحيث يتم توفيرها في تدفق مستمر للدوائر المعالج.



Instruction Execution Rate
معدل تنفيذ التعليمات

- متوسط النبضات لكل تعليمة Cycles per instruction (CPI)
- I_c =إجمالي عدد التعليمات في برنامج ما.
- I_i =هو عدد التعليمات المنفذة من النوع i لبرنامج ما.
- CPI_i = هو متوسط الدورات في نوع معين من التعليمات في برنامج.
- n = أنواع التعليمات في البرنامج.
- *f* = *التردد*
- τ *دورة زمنية ثابتة* حيث $\tau = 1/f$
- زمن المعالج (T) اللازم لتنفيذ برنامج معين هو: $T = Ic \times CPI \times \tau$

$$CPI = \frac{\sum_{i=1}^{n}(CPI_i \times I_i)}{I_c}$$

Instruction Execution Rate

معدل تنفيذ التعليمات

- معدل تنفيذ التعليمات (MIPS)
- Millions of instructions per second (MIPS)
- $MIPS = [Ic / (T X 10^6)]$
- $MIPS = [(f / (CPI X 10^6]$
- تعتمد اعتمادا كبيرا على مجموعة التعليمات (instruction set)، تصميم مترجم (compiler design)، تنفيذ المعالج (processor implementation)، وذاكرة التخزين المؤقت (cache) والتسلسل الهرمي الذاكرة (memory hierarchy).

Example

مثال

تنفيذ برنامج نتج عنه تنفيذ 2 مليون تعليمة على معالج 400 - MHz . ويتكون البرنامج من أربعة انواع رئيسية من التعليمات ، خليط التعليمات و(CPI) لكل نوع من التعليمات معطى أدناه.

Instruction Type	CPI	Instruction Mix
Arithmetic and logic	1	60%
Load/store with cache hit	2	18%
Branch	4	12%
Memory reference with cache miss	8	10%

CPI = $0.6 + (2 \times 0.18) + (4 \times 0.12) + (8 \times 0.1) = 2.24$.

MIPS = $(400 \times 10^6) / (2.24 \times 10^6) = 178.57$.

Benchmark

الـمعـايـيـر

قياس أداء النظم باستخدام مجموعة من برامج المعيارية:

- مكتوبة بلغة عالية المستوى.
- مما يجعلها قابلة للتنفيذ على أجهزة مختلفة.
- تمثل نوع معين من نمط البرمجة .
- النظم ، العددية ،التجارية.
- قياس أداءها بسهولة.
- لديها شبكة توزيع واسعة.